



Intégration d'un ordonnanceur pour architectures hétérogènes dans PASTIX-STARPU

Equipe HiePACS

Moënne-Loccoz Tom

Sommaire

1. PASTIX

- Présentation générale
- Supports d'exécution
- Problème

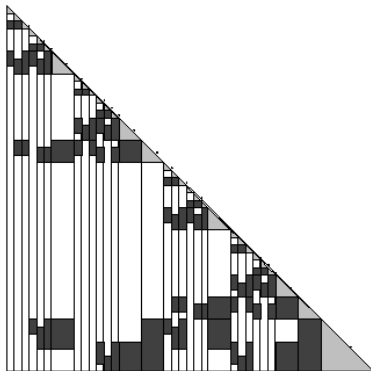
2. HETEROPRIO

- Algorithme
- Solutions proposées
- Résultats

3. Conclusion

PASTIX

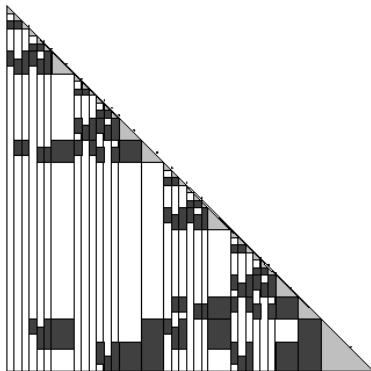
Solveur linéaire creux.



PASTIX

Solveur linéaire creux.

- ▶ Parallèle
- ▶ Distribué
- ▶ Hétérogène

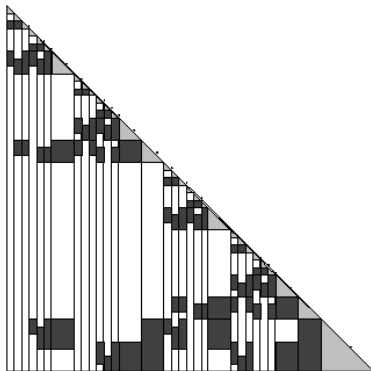


PASTIX

Solveur linéaire creux.

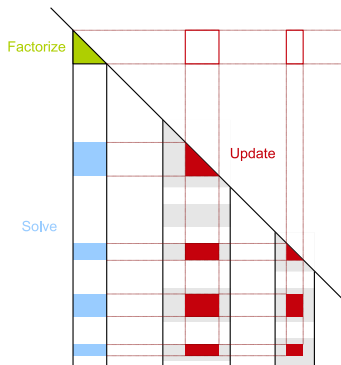
- ▶ Parallèle
- ▶ Distribué
- ▶ Hétérogène

Fonctionne par factorisation.

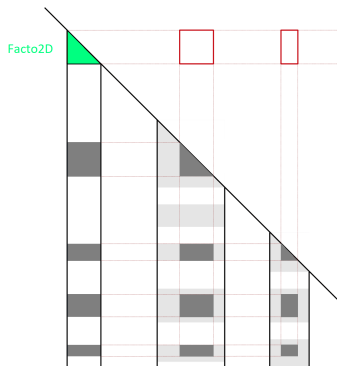


Factorisation numérique

Kernels :



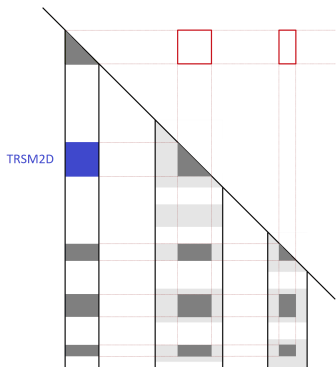
Factorisation numérique



Kernels :

- ▶ Au niveau des blocs :
 - ▶ Facto2D

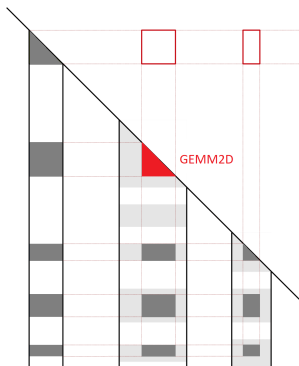
Factorisation numérique



Kernels :

- ▶ Au niveau des blocs :
 - ▶ Facto2D
 - ▶ TRSM2D

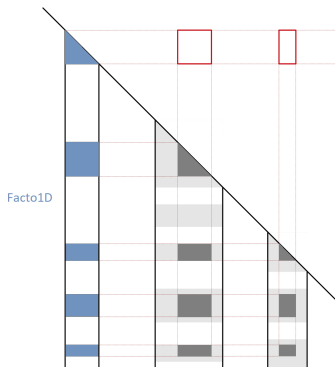
Factorisation numérique



Kernels :

- ▶ Au niveau des blocs :
 - ▶ Facto2D
 - ▶ TRSM2D
 - ▶ GEMM2D

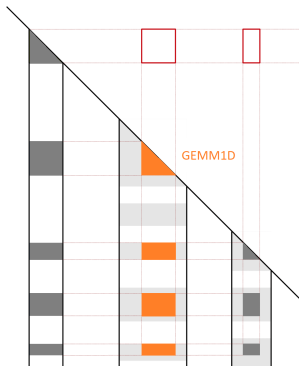
Factorisation numérique



Kernels :

- ▶ Au niveau des blocs :
 - ▶ Facto2D
 - ▶ TRSM2D
 - ▶ GEMM2D
- ▶ Au niveau des colonnes entières:
 - ▶ Facto1D

Factorisation numérique



Kernels :

- ▶ Au niveau des blocs :
 - ▶ Facto2D
 - ▶ TRSM2D
 - ▶ GEMM2D
- ▶ Au niveau des colonnes entières:
 - ▶ Facto1D
 - ▶ GEMM1D

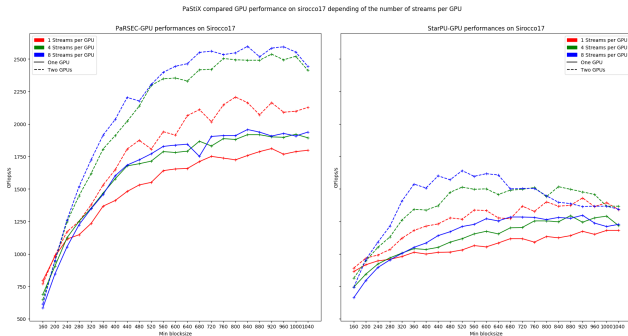
Supports d'exécution

STARPU et PARSEC

- ▶ Abstraient les détails de l'architecture.
- ▶ Gèrent les dépendances des tâches.
- ▶ Facilitent l'hétérogénéité.
- ▶ Intègrent un ordonnaceur (dmdas pour STARPU).

Problème

PASTIX-STARPU exploitent moins bien les cartes graphiques que PASTIX-PARSEC:



Heteroprio

1. PASTIX

- Présentation générale
- Supports d'exécution
- Problème

2. HETEROPRIO

- Algorithme
- Solutions proposées
- Résultats

3. Conclusion

Algorithme HETEROPRIO

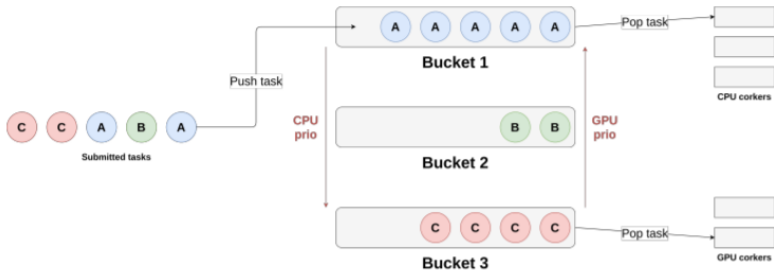
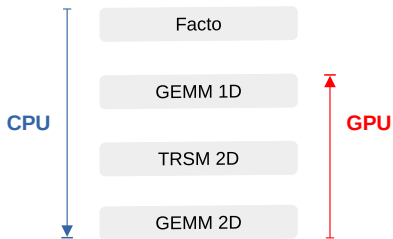


Figure: Schema de principe de HETEROPRIO

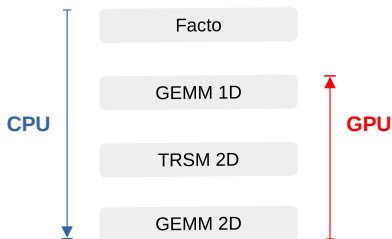
Mappings proposés

1 bucket par type de kernel :

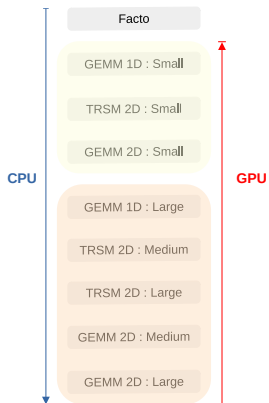


Mappings proposés

1 bucket par type de kernel :



2/3 bucket par type de kernel :



Facteurs d'accélération proposés

- ▶ Facteur théorique :

$$\frac{\text{Vitesse théorique de calcul GPU}}{\text{Vitesse théorique de calcul CPU}}$$

Facteurs d'accélération proposés

- ▶ Facteur théorique :

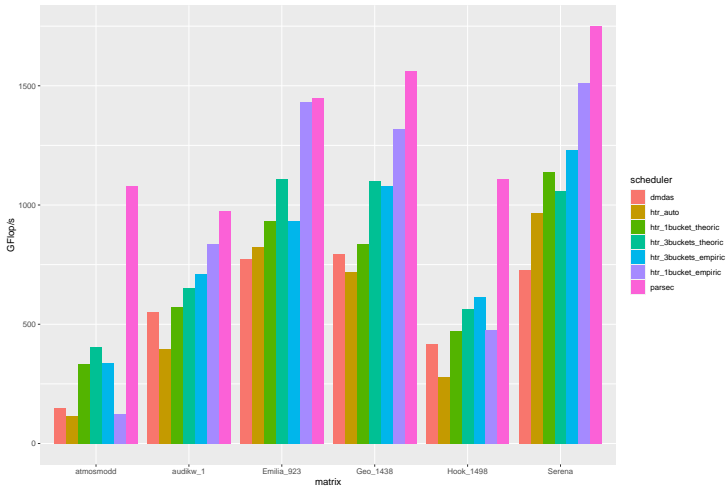
$$\frac{\text{Vitesse théorique de calcul GPU}}{\text{Vitesse théorique de calcul CPU}}$$

- ▶ Facteur empirique : Extrait d'un logging de chaque tâche et du calcul du ratio associé.
Demande une étude statistique plus précise pour le mapping 2/3 buckets.

Résultats

Speed comparison of different schedulers over multiple matrices

With 30 CPU threads and 1 GPU of 8 streams



Conclusion

- ▶ Un gain de performance important par rapport à l'ordonnanceur originale (dmdas) !

Conclusion

- ▶ Un gain de performance important par rapport à l'ordonnanceur originale (dmdas) !
- ▶ Toujours en dessous de PARSEC...

Conclusion

- ▶ Un gain de performance important par rapport à l'ordonnanceur originale (dmdas) !
- ▶ Toujours en dessous de PARSEC...
- ▶ Des pistes à creuser :
 - ▶ Analyse des traces pour comprendre ce qui pénalise sur les petites matrices.
 - ▶ Mapping visant plus le chemin critique.
 - ▶ Rendre dynamique l'extraction du ratio de performance pour les solutions théoriques permettrait d'avoir des performances portables.

Merci pour votre attention.
Avez-vous des questions ?